

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-177930

(43) 公開日 平成11年(1999) 7月2日

(51) IntCl<sup>6</sup>

識別記号

F I

H 0 4 N 5/92  
5/225  
5/765

H 0 4 N 5/92  
5/225  
5/91

D  
F  
L

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21) 出願番号 特願平9-346816

(22) 出願日 平成9年(1997)12月16日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 外村 雅治

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

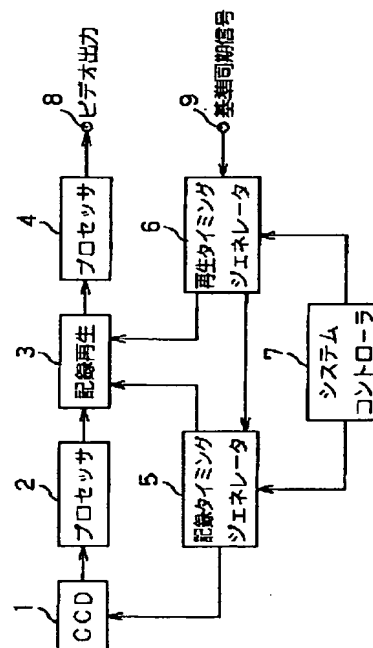
(74) 代理人 弁理士 小池 晃 (外2名)

(54) 【発明の名称】 ビデオカメラ及びその制御方法

(57) 【要約】

【課題】 フィルタ特性やディレイ量等を変えることなく、また記録系と再生系とのタイミング同期用回路も複雑化させずに、簡単且つ容易に時間軸変換を実現する。

【解決手段】 CCDイメージャ1にて撮像した画像信号を記録再生部3にて記録再生すると共に、映像の時間軸伸張又は圧縮を行い得るビデオカメラであり、CCDイメージャ1の駆動信号及び記録タイミング信号を発生する記録タイミングジェネレータ5を有し、この記録タイミングジェネレータ5は、CCDイメージャ1からの画像信号の読み出し及び該画像信号の記録時のタイミングを、1フィールド単位のパケットとして扱うと共に、当該パケット内のデータレートを1倍速のレートに一定化させる。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 撮像素子にて撮像した画像信号の記録再生を行うと共に、映像の時間軸伸張又は圧縮を行い得るビデオカメラであって、

上記撮像素子の駆動信号及び記録時のタイミング信号を少なくとも発生するタイミング発生手段を有し、当該タイミング発生手段は、上記撮像素子からの画像信号の読み出し及び当該画像信号の記録時のタイミングを、1フィールド単位のバケットとして扱うと共に、当該バケット内のデータレートを一定化させることを特徴とするビデオカメラ。

【請求項2】 上記タイミング発生手段は、上記撮像素子へのセンサゲートパルスから1フィールドのラインシフト終了までの間を上記バケットとすることを特徴とする請求項1記載のビデオカメラ。

【請求項3】 上記タイミング発生手段は、上記バケット内のデータレートを1倍速に一定化させることを特徴とする請求項1記載のビデオカメラ。

【請求項4】 上記タイミング発生手段は、記録した画像信号の再生時のタイミング信号をも発生し、上記記録時と再生時のタイミングを同一の基準クロックから生成することを特徴とする請求項1記載のビデオカメラ。

【請求項5】 交流点灯照明下での撮影の際に、上記タイミング発生手段は上記1フィールド単位のバケットのタイミングを当該交流点灯照明の電源周波数と同期させることを特徴とする請求項1記載のビデオカメラ。

【請求項6】 撮像素子にて撮像した画像信号の記録再生を行うと共に、映像の時間軸伸張又は圧縮を行い得るビデオカメラの制御方法であって、

上記撮像素子からの画像信号の読み出し及び当該画像信号の記録時のタイミングを、1フィールド単位のバケットとして扱い、当該バケット内のデータレートを一定化することを特徴とするビデオカメラの制御方法。

【請求項7】 上記バケットは、上記撮像素子へのセンサゲートパルスから1フィールドのラインシフト終了までの間であることを特徴とする請求項6記載のビデオカメラの制御方法。

【請求項8】 上記バケット内で一定化するデータレートは1倍速のデータレートに対応することを特徴とする請求項6記載のビデオカメラの制御方法。

【請求項9】 上記記録再生のタイミングは同一の基準クロックから生成することを特徴とする請求項6記載のビデオカメラの制御方法。

【請求項10】 交流点灯照明下での撮影の際には、上記1フィールド単位のバケットのタイミングを、当該交流点灯照明の電源周波数と同期させることを特徴とする請求項6記載のビデオカメラの制御方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、画像信号の記録再

生が可能であると共に映像の時間軸伸張又は圧縮を行い得るビデオカメラ及びその制御方法に関する。

## 【0002】

【従来の技術】 従来より、動画像からなるコマーシャル映像や映像芸術作品における、被写体の質感を演出するための一手法として、スローモーションに代表される時間軸変換法がある。

【0003】 従来、この時間軸変換は、フィルムカメラによって映写時のフィールドレートと異なるレートで撮影することにより行われていた。すなわち、撮影時に例えば映写時のフィールドレートよりも速いレートで撮影を行い、映写時には通常のフィールドレートでの映写を行うようにすると、当該映写時にはスローモーション映像が得られることになる。なお、このようなスローモーション映像は、現実の映像時間軸よりも時間軸が伸張した映像と言える。

【0004】 しかし、このフィルムカメラによる時間軸変換の方式では、撮影したフィルムを現像しない限り、演出の効果が確認できなく、即時性が無いという欠点がある。

## 【0005】

【発明が解決しようとする課題】 これに対して、例えばビデオカメラにおいて時間軸変換を実現できれば、磁気的、電気的な即時性のある記録再生が可能な記録媒体を用いることができるので、演出の効果を、撮影後直ちに確認できることになる。

【0006】 しかし、一般的に、ビデオカメラは、NTSC (National Television System Committee) やPAL (Phase Alternation by Line)、SECAM (sequential a memoire color television system) 等の現行放送フォーマットに従うため、フレームレートが30或いは25フレーム毎秒に固定されているものが殆どである。例外として、基準となるフレームレートの整数倍速を実現するビデオカメラも存在するが、映像の質感の演出という点においては表現の自由度が乏しい。

【0007】 ここで、ビデオカメラにおいて、映像の映像の時間軸の伸張や圧縮を例えば記録系の基準クロックを変えることによって実現しようとする、

(1) 映像信号帯域が変わるため、フィルタの特性を変える必要がある。

(2) ディレイラインを用いて、タイミング調整をしている回路のディレイ量を変える必要がある。

(3) 再生系とのタイミング同期回路が複雑になる。といった欠点があった。

【0008】 そこで、本発明は、上述した実情に鑑みてなされたものであり、フィルタ特性やディレイ量等を変えることなく、また記録系と再生系とのタイミング同期回路も複雑化させずに、簡単且つ容易に時間軸変換を可能とするビデオカメラ及びその制御方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明のビデオカメラ及びその制御方法は、撮像素子からの画像信号の読み出し及び当該画像信号の記録時のタイミングを、1フィールド単位のパケットとして扱い、当該パケット内のデータレートを一定化することにより、上述した課題を解決する。

【0010】本発明によれば、パケット内のデータレートは例えば1倍速に対応するデータレートに一定化するが、パケット毎のレートすなわちフィールドレートを任意に変更可能にしている。このため、任意のフィールドレートを信号処理回路に変更を加えることなく実現可能となっている。

【0011】

【発明の実施の形態】以下、本発明の好ましい実施の形態について、図面を参照しながら説明する。

【0012】図1に、本発明のビデオカメラ及びその制御方法が適用される一実施の形態のビデオカメラの全体構成を示す。

【0013】この図1において、CCD (Charge Coupled Device) イメージャ1は、図示しない光学系によって受光面上に結像された被写体等の像を光電変換により画像信号に変換する。このCCDイメージャ1での光電変換により生成された画像信号は、プロセッサ回路2に送られる。このプロセッサ回路2では、CCDイメージャ1からの画像信号に所定の映像信号処理を施す。なお、このプロセッサ回路2における所定の映像信号処理は、通常のビデオカメラにて行われるものであり、周知であるためここではその説明を省略する。当該プロセッサ回路2にて映像信号処理を受けた画像信号は、記録媒体として例えばRAM (Random Access Memory)、ハードディスク、ビデオテープ等の何れか若しくはそれらの組み合わせを備える記録再生部3に送られて記録される。本実施の形態において、上記CCDイメージャ1の駆動タイミングと記録再生部3における画像信号の書き込みタイミングは、3倍速以下の任意のフレームレートにするとことができ、記録タイミングジェネレータ5が管理する。

【0014】一方で、再生タイミングジェネレータ6には、図示しない同期信号発生回路から端子9を介して供給された基準同期信号が入力される。上記記録再生部3に記録されている画像信号は、当該基準同期信号に同期して、再生タイミングジェネレータ6で管理された再生タイミングにより1倍速のフレームレートで再生され、プロセッサ回路4に送られる。このプロセッサ回路4では、記録再生部3から供給された信号に所定の信号処理を施し、得られた画像信号がビデオ出力端子8から後段に出力される。なお、このプロセッサ回路4における所定の映像信号処理は、通常のビデオカメラにて行われるものであり、周知であるためここではその説明を省略す

る。

【0015】システムコントローラ7は、各部の制御を行うと共に、上記記録タイミングジェネレータ5と再生タイミングジェネレータ6の同期制御を行う。

【0016】上述のように、上記CCDイメージャ1の駆動タイミングと記録再生部3の書き込みタイミングを3倍速以下の任意のフレームレートにし、一方で、記録再生部3からの再生時を1倍速のフレームレートにすることで、映像の時間軸変換が行われることになる。すなわち例えば、上記CCDイメージャ1の駆動タイミングと記録再生部3の書き込みタイミングを3倍速のフレームレートにし、記録再生部3からの再生時を1倍速のフレームレートにすると、ビデオ出力端子8から後段に出力される画像は3倍に時間軸が伸張されたスローモーション映像となる。

【0017】図2には、例えばNTSC方式のような525ライン/60フィールド毎秒のシステムに、上記時間軸変換を実現する本実施の形態のビデオカメラを適用した場合の、上記記録タイミングジェネレータ5からCCDイメージャ1に送られる各種CCD駆動信号のタイミングチャートを示す。図2中のVDはCCDイメージャ1の垂直駆動パルスを、V1、V2、V3、V4は垂直レジスタ転送クロックを、CGはセンサゲートパルスを、FPは後述するフィールドパケットを、ELは有効ラインを示し、図2(a)はオッドフィールド(奇数フィールド)のタイミングチャートを、図2(b)にはイーブンフィールド(偶数フィールド)のタイミングチャートを示している。

【0018】ここで、この図2に示すようなCCD駆動タイミングに対して、CCD駆動のスピードを例えば通常の3倍とする。具体的に言うと、CCDイメージャ1のセンサゲートパルスCGから、1フィールドのラインシフト終了までのタイミングをフィールドパケットFPとして、奇数偶数(オッド、イーブン)の2種類のフィールドパケットFPを開始するタイミングを制御することで、3倍速以下の可変フレームレートを実現することができる。

【0019】すなわち、CCDイメージャ1の水平垂直駆動を、例えば通常の3倍速でコンスタントに行い、センサゲートパルスCGを立てる周期を、図3の表及び図4に示すように、所望のフィールドレートに応じて変えることにより、3倍速以下、例えば1倍速、1.5倍速、2倍速、2.5倍速、3倍速等のスピードでの撮影や、更に1倍速以下、例えば0.5倍速等のスピードでの撮影が可能となる。なお、図3には、フィールドレートとパケット周期の対応表を示しており、例えばフィールドレートが30フィールド/秒(すなわち0.5倍速)のときのパケット周期は3150ライン/フレーム、フィールドレートが45フィールド/秒(すなわち0.75倍速)のときのパケット周期は2100ライン

／フレーム、フィールドレートが60フィールド／秒（すなわち1倍速）のときのバケット周期は1575ライン／フレーム、・・・となり、以下同様に、フィールドレートが150フィールド／秒（すなわち2.5倍速）のときのバケット周期は630ライン／フレーム、フィールドレートが180フィールド／秒（すなわち3倍速）のときのバケット周期は525ライン／フレームとなる。また、図4（a）にはフィールドレートが180フィールド／秒（すなわち3倍速）のとき、図4（b）には90フィールド／秒（すなわち1.5倍速）のとき、図4（c）には60フィールド／秒（1倍速）のときのセンサゲートパルスCGとフィールドバケット周期のタイミングを示している。

【0020】上述のように、本実施の形態によれば、フィールドバケットFPという概念を採用し、センサゲートパルスCGを立てる周期を所望のフィールドレートに応じて変えることにより、映像の時間軸を伸張或いは圧縮することができる。

【0021】また、本実施の形態によれば、フレームレートが変化しても、フィールドバケットFP内ではCCD水平駆動周波数を常に一定化しているため、映像周波数帯域やサンプルホールドのタイミング等、画質に影響するアナログ信号処理回路に変更は必要無く、したがって安定した映像が得られる。アナログ信号処理回路については後述する。

【0022】さらに、本実施の形態によれば、記録再生部3に対する書き込み及び読み出しタイミングが同一の基準クロックから作られ、フィールドレートが変わっても水平タイミングは不変なので、ライン単位の変更のみで対応でき、同期系が単純である。

【0023】その他、例えば蛍光灯等の交流点灯照明下で、商用電源周波数（日本国では60Hz或いは50Hz）の1倍或いは2倍程度のスピード撮影を行う場合には、低い周波数でのフリッカが目立つことになるが、本実施の形態のビデオカメラにおいては、記録系のフィールドタイミングを商用電源周波数に同期させることにより、フリッカを無くすことができる。

【0024】図5には、アナログ信号処理回路の一構成例を示す。

【0025】この図5において、CCDイメージャ11から出力された画像信号は、サンプルホールド回路12に送られる。当該サンプルホールド回路12では、アナログ画像信号を標本化して保持し、その標本化して保持

した画像信号をシェーディング補償回路13に送る。これらCCDイメージャ11及びサンプルホールド回路12は、CCDドライブタイミングジェネレータ17からのタイミング信号に基づいて動作する。

【0026】シェーディング補償回路13は、H、V近似鋸波ジェネレータ18から供給された水平及び垂直の走査に同期した近似鋸波を、サンプルホールド回路12からの画像信号に重畳するシェーディング補償（補正）処理を行う。

【0027】シェーディング補償回路13から出力された画像信号は、ローパスフィルタ（LPF）にて高調波ノイズ成分が除去された後、アナログ／デジタル（A/D）コンバータ15にてデジタル画像データに変換される。この画像データは出力端子16から後段の構成に送られる。

【0028】

【発明の効果】本発明においては、撮像素子からの画像信号の読み出し及び当該画像信号の記録時のタイミングを、1フィールド単位のバケットとして扱い、当該バケット内のデータレートを一定化することにより、フィルタ特性やディレイ量の信号処理回路に変更を加えることなく、また記録系と再生系のタイミング同期用回路も複雑化させずに、簡単且つ容易に時間軸変換が可能である。

【図面の簡単な説明】

【図1】本発明実施の形態のビデオカメラの概略構成を示すブロック回路図である。

【図2】525ライン／60フィールド毎秒のシステムに、本実施の形態のビデオカメラを適用した場合のCCD駆動信号のタイミングチャートである。

【図3】フィールドレートとバケット周期の対応表を示す図である。

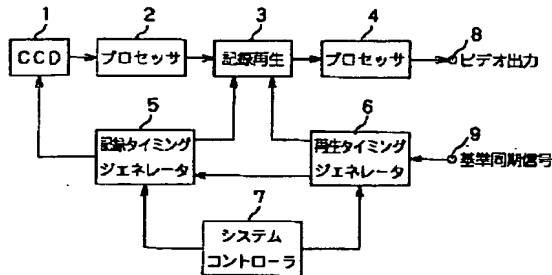
【図4】3倍速、1.5倍速、1倍速撮影のときのセンサゲートパルスとフィールドバケット周期のタイミングを示すタイミングチャートである。

【図5】アナログ信号処理回路の一構成例を示すブロック回路図である。

【符号の説明】

1 CCDイメージャ、2、4 プロセッサ回路、3 記録再生部、5 記録タイミングジェネレータ、6 再生タイミングジェネレータ、7 システムコントローラ

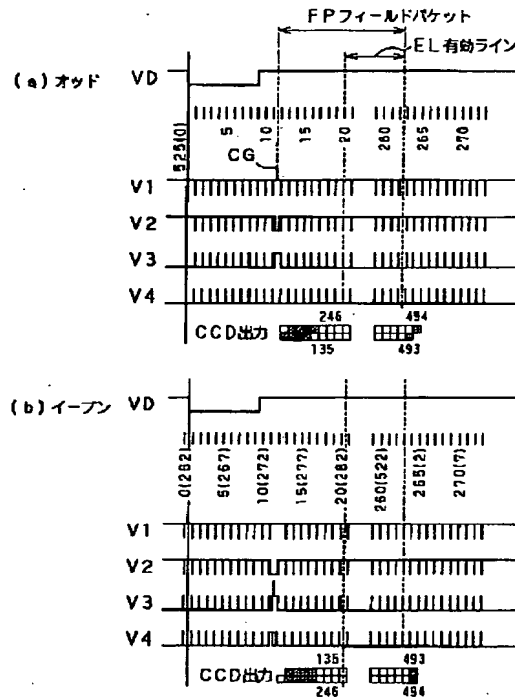
【図1】



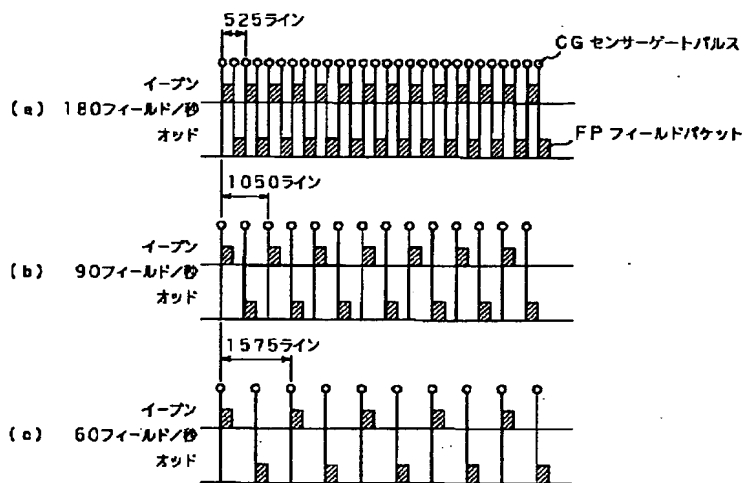
【図3】

フィールド/秒	ライン/フレーム
30	3150
45	2100
60	1575
75	1260
90	1050
100	945
125	756
150	630
180	525

【図2】



【図4】



【図5】

